

(11)Publication number : 2002-078321
(43)Date of publication of application : 15.03.2002

H02M 3/155

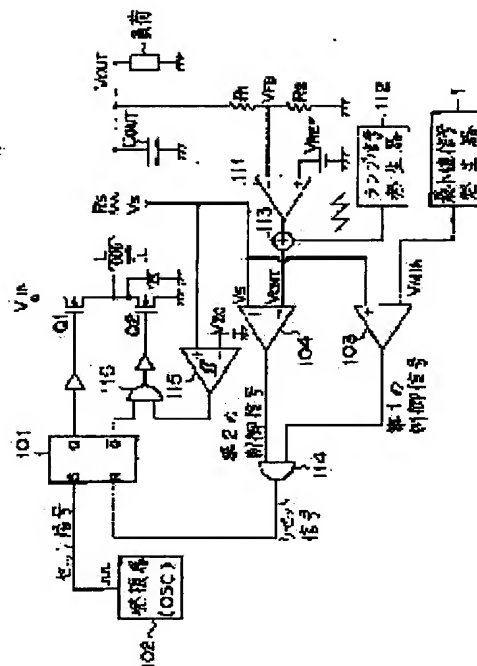
(71)Applicant : TOYOTA INDUSTRIES CORP

(72)Inventor : TATEISHI TETSUO
TSUJIMOTO YUICHI

(57)Abstract:

PROBLEM TO BE SOLVED: To provide a switching regulator which generates stable DC voltage, while maintaining a high efficiency.

SOLUTION: If a switching element Q1 is in an on-state, coil current increases, and output voltage rises. If the switching element Q1 is at an off-state, the coil current decreases and the output voltage lowers. The switching element Q1 is operated in accordance with the state of a flip-flop 101. The flip-flop 101 is set by the output of an oscillator 102 and is reset on the basis of the coil current. In a period while the coil current is smaller than a current value which corresponds to a minimum value signal VMIN, the switching element Q1 continues its on-state. The level of the minimum value signal VMIN decreases with the passage of time, while the switching element Q1 is controlled to be in the on-state.



【特許請求の範囲】

【請求項1】 スイッチ及びそのスイッチに接続するコイルを有し、そのコイルを介して流れるコイル電流に基づいて上記スイッチを制御することにより出力電圧が一定の値に保持されるスイッチングレギュレータであって、

上記スイッチがON状態に制御されている期間、時間の経過とともにそのレベルが低下していく最小値信号を生成する生成手段と、

上記コイル電流が上記最小値信号よりも小さい期間、上記スイッチがOFF状態に制御されることを阻止する阻止手段と、

を有するスイッチングレギュレータ。

【請求項2】 スイッチ及びそのスイッチに接続するコイルを有し、そのコイルを介して流れるコイル電流に基づいて上記スイッチを制御することにより出力電圧が一定の値に保持されるスイッチングレギュレータであって、

セット状態のときに上記スイッチをON状態に制御するための信号を出力し、リセット状態のときに上記スイッチをOFF状態に制御するための信号を出力するラッチ回路と、

上記ラッチ回路をセット状態にするための周期信号を生成する発振器と、

上記スイッチがOFF状態に制御されている期間は一定のレベルであり且つ上記スイッチがON状態に制御されている期間は時間の経過とともにそのレベルが低下していく第1の閾値信号を生成する第1の生成手段と、

出力電圧に基づいて第2の閾値信号を生成する第2の生成手段と、

上記コイル電流が上記第1および第2の閾値信号よりも大きくなったときに、上記ラッチ回路をリセットするための信号を生成するリセット回路と、

を有するスイッチングレギュレータ。

【請求項3】 スイッチ及びそのスイッチに接続するコイルを有し、そのコイルを介して流れるコイル電流に基づいて上記スイッチを制御することにより出力電圧が一定の値に保持されるスイッチングレギュレータであって、

上記スイッチがON状態に制御されている期間、入力信号と出力信号との差に基づいて最小値信号を生成する生成手段と、

上記コイル電流が上記最小値信号よりも小さい期間、上記スイッチがOFF状態に制御されることを阻止する阻止手段と、

を有するスイッチングレギュレータ。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】 本発明は、与えられた直流電圧から所定の直流電圧を生成するスイッチングレギュ

ータに係わる。

【0002】

【従来の技術】 与えられた直流電圧から所定の直流電圧を生成するスイッチングレギュレータは、DC/DCコンバータとも呼ばれ、様々な分野において利用されている。以下、既存のスイッチングレギュレータについて図面を参照しながら説明する。

【0003】 図5は、既存のスイッチングレギュレータの一例の回路図である。このスイッチングレギュレータは、一組のスイッチング素子Q1およびQ2を適切に駆動することによりコイルLを介して流れる電流（コイル電流IL）を制御し、これにより出力電圧Voutを一定の値に保持する構成である。

【0004】 一組のスイッチング素子Q1およびQ2は、基本的には、フリップフロップ101の状態に従って駆動される。具体的には、フリップフロップ101がセット状態であれば、スイッチング素子Q1およびQ2はそれぞれON状態およびOFF状態に制御され、一方、フリップフロップ101がリセット状態であれば、スイッチング素子Q1およびQ2はそれぞれOFF状態およびON状態に制御される。

【0005】 フリップフロップ101をセット状態にするための信号（セット信号）は、発振器（OSC）102により生成される。一方、フリップフロップ101をリセットするための信号（リセット信号）は、出力電圧Voutおよびコイル電流ILに基づいて生成される。ここで、リセット信号は、第1の制御信号および第2の制御信号の論理和により生成される。

【0006】 第1の制御信号は、コンパレータ103を用いてコイル電流ILを表すコイル電流信号Vsとコイル電流ILの最小値を規定する最小値信号Vminとを比較することにより得られる。具体的には、コンパレータ103は、コイル電流ILが増加してコイル電流信号Vsが最小値信号Vminよりも大きくなると、第1の制御信号として「H」を出力する。なお、最小値信号Vminは、固定値である。一方、第2の制御信号は、コンパレータ104を用いて上記コイル電流信号Vsと出力電圧Voutに基づいて生成される指令値信号Vcntとを比較することにより得られる。具体的には、コンパレータ104は、コイル電流ILが増加してコイル電流信号Vsが指令値信号Vcntよりも大きくなると、第2の制御信号として「H」を出力する。

【0007】 上記構成のスイッチングレギュレータの動作は、以下の通りである。まず、発振器102から与えられるセット信号によりフリップフロップ101がセット状態になると、スイッチング素子Q1がON状態に制御されると共に、スイッチング素子Q2はOFF状態に制御される。これにより、コイル電流ILが増加してゆき、それに伴って出力電圧Voutは上昇する。そして、コイル電流ILが増加することにより、コイル電流信号

V_s が最小値信号 V_{min} よりも大きくなり、且つ、そのコイル電流信号 V_s が指令値信号 V_{cnt} よりも大きくなると、リセット信号が「H」になり、フリップフロップ101がリセットされる。

【0008】フリップフロップ101がリセットされると、スイッチング素子Q1がOFF状態に制御されると共に、スイッチング素子Q2はON状態に制御される。これにより、コイル電流 I_L が減少してゆき、それに伴って出力電圧 V_{out} は低下する。そして、上記動作を繰り返すことにより、出力電圧 V_{out} が一定の値に保持される。

【0009】

【発明が解決しようとする課題】上記構成において、コイル電流 I_L の最小値を規定する最小値信号 V_{min} は、負荷が要求する電流（負荷電流）が減少したときであってもこのスイッチングレギュレータが高い効率を維持できるようにするために設けられている。ここで、この効果は、以下の理由により得られる。

【0010】上記構成のスイッチングレギュレータにおいては、スイッチング素子Q1がON状態に制御されている期間は、コイル電流 I_L が増加してコイル電流信号 V_s が最小値信号 V_{min} よりも大きくなるまではフリップフロップ101がリセットされることはない。すなわち、スイッチング素子Q1がいったんターンオンされると、コイル電流 I_L が一定値以上に上昇するまではターンオフされることはない。このとき、コイル電流は負荷電流に対してやや過剰になり、その結果、出力電圧 V_{out} は、目標電圧（このスイッチングレギュレータが保持すべき電圧）よりも若干高い値にまで上昇する。

【0011】ここで、出力電圧 V_{out} が目標電圧よりも高くなっている期間は、コイル電流を流す必要がない。このため、この期間は、スイッチング素子Q1がON状態にならないように制御される。そして、これにより、フリップフロップ101はリセット状態を保持することになり、スイッチング素子Q1およびQ2のスイッチング動作は停止する。この結果、スイッチング素子Q1およびQ2のスイッチング回数が減少し、その損失が減少する。なお、この制御を実施するためには、例えば、発振器102により生成されるセット信号を阻止するためのゲート回路を設け、出力電圧 V_{out} が目標電圧よりも高くなったときにそのゲート回路を閉じるようにすればよい。

【0012】しかし、この方式では、入力電圧 V_{in} と出力電圧 V_{out} との差が小さい場合には、以下の問題が発生する。すなわち、コイル電流 I_L は、よく知られているように、スイッチング素子Q1がON状態の期間は、「 $V_{in}-V_{out}$ 」に比例して増加するので、この差が小さいと、コイル電流 I_L が最小値信号 V_{min} に対応する電流値にまで増加するために長い時間を要する。換言すれば、上記差が小さいと、スイッチング素子Q1がON

状態を保持する期間、すなわちコイル電流 I_L が流れ続ける時間が長くなる。この結果、出力電圧 V_{out} が目標電圧に対して過度に上昇し、そのリップルも大きくなってしまふ。

【0013】本発明の課題は、高い効率を維持しながら安定した直流電圧を生成するスイッチングレギュレータを提供することである。

【0014】

【課題を解決するための手段】本発明のスイッチングレギュレータは、スイッチ及びそのスイッチに接続するコイルを有し、そのコイルを介して流れるコイル電流に基づいて上記スイッチを制御することにより出力電圧が一定の値に保持される構成であり、上記スイッチがON状態に制御されている期間、時間の経過とともにそのレベルが低下していく最小値信号を生成する生成手段と、上記コイル電流が上記最小値信号よりも小さい期間、上記スイッチがOFF状態に制御されることを阻止する阻止手段とを有する。

【0015】上記構成において、コイル電流が最小値信号よりも小さい期間は、上記スイッチは、OFF状態に制御されることを阻止されるので、ON状態を保持する。これにより、そのコイル電流は少なくとも最小値信号により規定される電流値まで増加することになるので、出力電圧は十分に上昇する。ここで、出力電圧が十分に高い期間は、負荷に対してコイル電流を供給する必要がなくなるので、上記スイッチを駆動する必要がなくなる。この結果、スイッチにおける損失が少なくなる。

【0016】また、上記最小値信号は、時間の経過とともにそのレベルが低下していく。したがって、コイル電流の上昇速度が遅い場合であっても、コイル電流は一定時間内にその最小値信号よりも大きくなることができ、このため、スイッチは、一定時間内にOFF状態に制御されることになり、負荷にコイル電流が供給され続けることが回避される。この結果、出力電圧が必要以上に上昇すること、およびそれに伴って出力電圧のリップルが大きくなることが回避される。

【0017】

【発明の実施の形態】以下、本発明の実施形態について図面を参照しながら説明する。図1は、本発明の一実施形態のスイッチングレギュレータの回路図である。このスイッチングレギュレータは、図5に示した既存のスイッチングレギュレータをベースにして構成されており、最小値信号 V_{min} を生成するための最小値信号発生器1を追加することにより実現される。なお、「最小値信号 V_{min} 」はコイル電流 I_L の最小値を規定する値である。ここで、この最小値信号 V_{min} により規定される最小値は、コイル電流 I_L の増加を停止してもよいか否かを判断するための基準として使用される。例えば、コイル電流 I_L がその最小値よりも小さければ、リセット信号の生成を阻止することによりフリップフロップ101

のセット状態を継続させ、これによりスイッチング素子Q1をON状態に保持してコイル電流ILの増加を継続させる。

【0018】なお、最小値信号Vminは、図5に示した既存のスイッチングレギュレータにおいても同様の目的で使用されていたが、それは固定値であった。一方、本実施形態において使用する最小値信号Vminは、スイッチング素子Q1の状態に同期して変化する可変値である。

【0019】図2は、最小値信号発生器1の回路図である。この最小値信号発生器1は、フリップフロップ101のQ出力が与えられる。ここで、フリップフロップ101のQ出力は、スイッチング素子Q1を駆動するための制御信号（以下、Q信号）である。したがって、最小値信号発生器1は、スイッチング素子Q1と同期的に動作する。なお、スイッチング素子Q1は、Q信号が「H」であればON状態に制御され、Q信号が「L」であればOFF状態に制御される。

【0020】Q信号は、インバータ11により反転させられてスイッチ12に与えられる。ここで、スイッチ12は、例えば、nMOSトランジスタであり、「H」が与えられるとON状態に制御され、「L」が与えられるとOFF状態に制御される。したがって、スイッチ12は、Q信号が「H」であればOFF状態に制御され、Q信号が「L」であればON状態に制御される。

【0021】スイッチ12がON状態のときは、コンデンサ13が放電され、ノードAの電位は接地レベルに近い一定の値に保持される。これにより、カレントミラー回路を構成する2つのMOSトランジスタのゲートには一定の低い電位が与えられ、一定の小さな電流がそのカレントミラー回路を介して流れることになる。したがって、電流源14により生成された電流の大部分が抵抗Rを介して流れることになる。この結果、抵抗Rにおける電圧降下により出力端子に所定の電位が生成される。そして、この出力端子に生成される電位は、最小値信号Vminとして出力される。

【0022】一方、スイッチ12がOFF状態の時は、電流源15によりコンデンサ13が充電されてゆき、それに伴ってノードAの電位が徐々に上昇してゆく。そして、ノードAの電位の上昇に伴って、カレントミラーを構成する2つのMOSトランジスタのゲート電位も上昇し、カレントミラーに流れる電流が増大していく。したがって、電流源14により生成される電流のうち、カレントミラー回路を介して引き抜かれる電流が増大していくので、抵抗Rを介して流れる電流は減少していく。この結果、出力端子に生成される電位は、徐々に低下してゆくことになる。すなわち、最小値信号Vminのレベルは、時間の経過とともに徐々に低下してゆくことになる。

【0023】図3は、最小値信号発生器1の動作を説明

する図である。図3において、時刻T1以前はQ信号が「L」であるものとする。この場合、スイッチング素子Q1はOFF状態に制御され、また、最小値信号Vminは、一定のレベルに保持される。続いて、時刻T1においてQ信号が「L」から「H」に変化すると、スイッチング素子Q1はON状態に制御され、また、最小値信号Vminは、時間の経過とともにそのレベルが低下してゆく。ここで、この最小値信号Vminのレベルが低下する速度は、電流源16により生成される電流、コンデンサ13の容量、抵抗Rの抵抗値などにより決まる。

【0024】時刻T2においてQ信号が「H」から「L」に変化すると、スイッチング素子Q1は再びOFF状態に制御され、また、最小値信号Vminは、時刻T1以前のレベルに戻る。以降、この動作が繰り返される。このように、最小値信号Vminは、スイッチング素子Q1がOFF状態の期間は一定のレベルに保持され、スイッチング素子Q1がON状態の期間は、時間の経過に伴って低下していく関数となる。

【0025】次に、本実施形態のスイッチングレギュレータの全体構成を説明する。なお、図5を参照しながら言及した回路部分については、その説明を省略する。誤差アンプ111は、抵抗ネットワークを用いて出力電圧Voutを分圧することにより得られるフィードバック信号Vfbと、予め設定されている参照値信号Vrefとの差を増幅する。ランプ信号発生器112は、スイッチング素子Q1およびQ2のスイッチング動作に同期するランプ信号を生成する。ここで、ランプ信号は、そのレベルが直線的に上昇する期間（ランプアップ）、またはそのレベルが直線的に低下する期間（ランプダウン）の少なくとも一方を含む信号であり、フィードバック系の発振を抑えること等を目的として利用される。加算器113は、誤差アンプ111およびランプ信号発生器112の出力を互いに加算することにより、コンパレータ104に与えるべき指令値信号Vcntが生成される。そして、コンパレータ104は、この指令値信号Vcntとコイル電流ILを表すコイル電流信号Vsとを比較する。

【0026】コンパレータ103は、図2～図3を参照しながら説明した最小値信号Vminと上記コイル電流信号Vsとを比較する。そして、AND回路114は、コンパレータ103から出力される第1の制御信号、及びコンパレータ104から出力される第2の制御信号の論理和を求めることにより、リセット信号を生成する。なお、フリップフロップ101は、リセット信号が「H」のときにリセットされる。即ち、フリップフロップ101は、コイル電流信号Vsが最小値信号Vminよりも大きくなり、且つ、コイル電流信号Vsが指令値信号Vcntよりも大きくなったときに、リセットされる。

【0027】コンパレータ115は、コイル電流ILの逆流を検出すると、AND回路116を閉じる。これにより、スイッチング素子Q2がON状態に制御されるこ

とが阻止され、上記逆流が停止する。なお、「コイル電流 I_L の逆流」とは、コイル電流が出力端子からスイッチング素子 Q_1 及び Q_2 に向かう方向に流れること、または実質的にそれと同等のことをいう。

【0028】続いて、本実施形態のスイッチングレギュレータの動作を説明する。本実施形態のスイッチングレギュレータの動作は、基本的には、図5を参照しながら説明した既存のものと同じである。すなわち、本実施形態のスイッチングレギュレータは、発振器102により生成されるセット信号およびコイル電流 I_L に基づいて生成されるリセット信号に従ってスイッチング素子 Q_1 および Q_2 を制御し、その制御により出力電圧 V_{out} を一定の値に保持する。但し、図5に示した既存のスイッチングレギュレータでは最小値信号 V_{min} が固定値であったのに対し、本実施形態では、最小値信号 V_{min} はスイッチング素子 Q_1 の状態と同期して変化する。したがって、以下では、この点を中心に、図5に示した既存のスイッチングレギュレータと比較しながら本実施形態の動作を説明する。

【0029】図4(a)は、図5に示した既存のスイッチングレギュレータの動作を説明する図である。ここでは、時刻 T_1 以前は Q 信号が「L」であるものとする。この場合、時刻 T_1 以前は、スイッチング素子 Q_1 がOFF状態であり、コイル電流 I_L が減少していくと共に、出力電圧 V_{out} も低下していく。そして、出力電圧 V_{out} が目標値を下回った後、時刻 T_1 においてフリップフロップ101のセット端子にセット信号が与えられると、 Q 信号は「L」から「H」へ変化する。このとき、この Q 信号の変化によりスイッチング素子 Q_1 がON状態に制御され、以降、コイル電流 I_L は直線的に増加してゆく。ここで、コイル電流 I_L の増加速度は、よく知られているように、入力電圧 V_{in} と出力電圧 V_{out} との差 ($V_{in} - V_{out}$) に比例する。したがって、もし、入力電圧 V_{in} が低下する等して上記差が小さくなると、図4(a)に示すように、コイル電流 I_L が最小値信号 V_{min} に対応する電流値にまで増加するのには長い時間を要する。換言すれば、上記差が小さいと、スイッチング素子 Q_1 がON状態を保持する期間、即ちコイル電流 I_L を負荷に供給し続ける時間が長くなる。これにより、出力電圧 V_{out} が目標電圧に対して過度に上昇し、そのリップルの大きくなってしまふ。

【0030】図4(b)は、本実施形態のスイッチングレギュレータの動作を説明する図である。本実施形態において、時刻 T_1 において Q 信号が「L」から「H」へ変化すると、スイッチング素子 Q_1 がON状態に制御されることにより、以降、コイル電流 I_L は直線的に増加してゆく。この点は、図4(a)に示した既存のスイッチングレギュレータの動作と同じである。ただし、本実施形態では、スイッチング素子 Q_1 がON状態に制御されている期間は、最小値信号 V_{min} のレベルが時間の経過と

共に低下していく。従って、図4(b)に示すように、コイル I_L の増加速度が遅かったとしても、そのコイル電流 I_L は、長い時間が経過する前に最小値信号 V_{min} に対応する電流値に達することになる。この実施例では、時刻 T_2 においてコイル電流 I_L が最小値信号 V_{min} に対応する電流値よりも大きくなっている。

【0031】コイル電流 I_L が最小値信号 V_{min} に対応する電流値よりも大きくなると、以降、コンパレータ103の出力である第1の制御信号が「H」になる。したがって、時刻 T_2 以降は、コンパレータ104の出力である第2の制御信号が「H」になると、そのことによってフリップフロップ101がリセットされる状態となる。そして、この実施例では、時刻 T_3 においてコイル電流信号 V_s が指令値信号 V_{cnt} よりも大きくなり、それによりフリップフロップ101がリセットされている。

【0032】フリップフロップ101がリセットされると、 Q 信号が「H」から「L」に変化し、これによってスイッチング素子 Q_1 がOFF状態に制御されると共に、最小値信号 V_{min} は時刻 T_1 以前のレベルに戻る。ここで、スイッチング素子 Q_1 がOFF状態に制御されると、コイル電流 I_L が減少していくと共に出力電圧 V_{out} も低下していく。そして、出力電圧 V_{out} が目標値を下回った後、時刻 T_4 においてフリップフロップ101のセット端子にセット信号が与えられると、 Q 信号は「L」から「H」へ変化する。この後、時刻 T_4 以降は、時刻 T_1 ～時刻 T_4 における動作が繰り返される。

【0033】このように、本実施形態においては、スイッチング素子 Q_1 が一定時間以上継続してON状態を保持することが回避され、コイル電流 I_L が必要以上に流れ続けることが回避される。これにより、出力電圧 V_{out} が目標電圧に対して過度に上昇してしまうことが回避され、出力電圧のリップルも大きくならない。

【0034】なお、上記構成のスイッチングレギュレータは、負荷電流に応じて使用すべき回路ユニットを切り替える構成ではないので、好適なロードレギュレーション特性が得られる。また、上記実施例では、スイッチング素子 Q_1 がON状態に制御されている期間に最小値信号 V_{min} のレベルが時間の経過とともに低下していく構成を示したが、他の形態により同様の効果を得ることできる。例えば、入力電圧 V_{in} と出力電圧 V_{out} との差に基づいて最小値信号 V_{min} のレベルを設定するようにしてもよい。この場合、上記差が小さいときに最小値信号 V_{min} のレベルを低くすればよい。

【0035】さらに、上記実施例では、降圧型のスイッチングレギュレータを探り上げているが、昇圧型のスイッチングレギュレータにも適用可能である。

【0036】

【発明の効果】本発明によれば、小さな負荷電流に対しても高い効率を維持できるスイッチングレギュレータに

10

20

30

40

50

において、リップルの小さい安定した直流電圧を生成できる。

【図面の簡単な説明】

【図1】本発明の一実施形態のスイッチングレギュレータの回路図である。

【図2】最小値信号発生器の回路図である。

【図3】最小値信号発生器の動作を説明する図である。

【図4】(a) および(b) は、それぞれ、図5に示した既存のスイッチングレギュレータおよび本実施形態のスイ

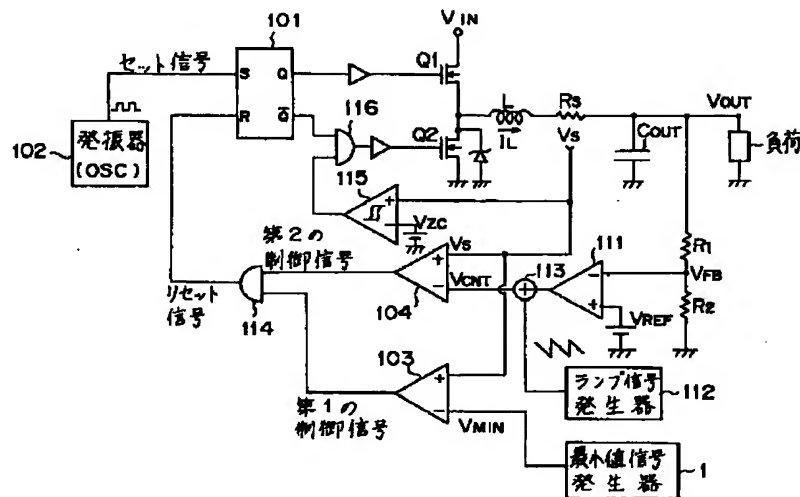
* ッチングレギュレータの動作を説明する図である。

【図5】既存のスイッチングレギュレータの一例の回路図である。

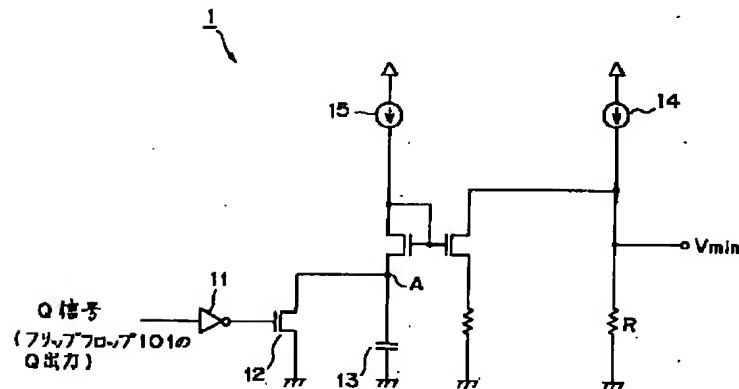
【符号の説明】

- 1 最小値信号発生器
- 101 フリップフロップ
- 102 発振器
- 103 コンパレータ
- 104 コンパレータ

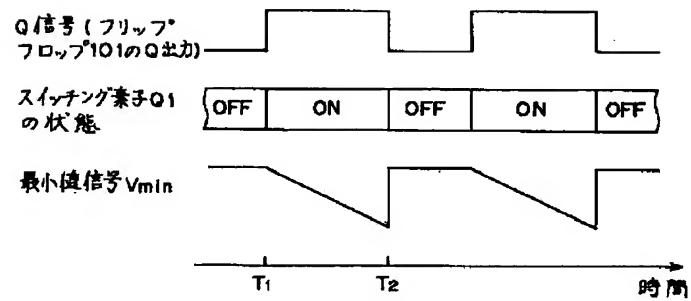
【図1】



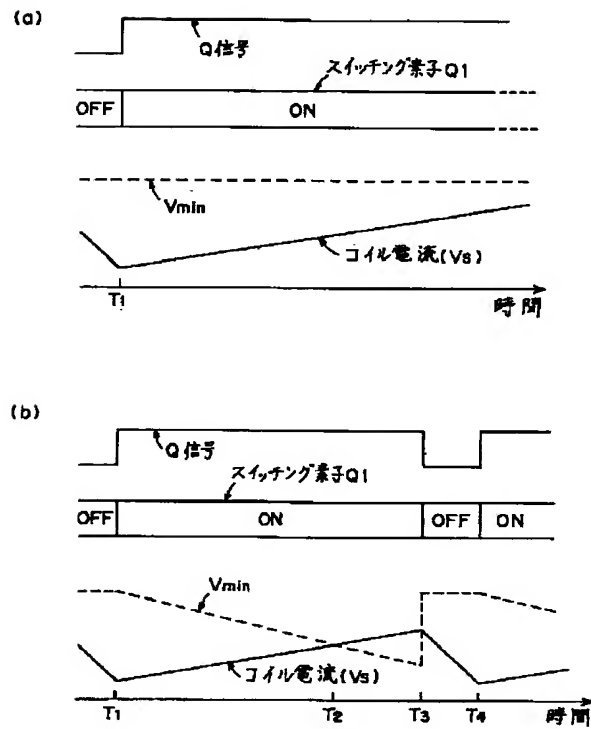
【図2】



【図3】



【図4】



[illegible]

- 1.This document has been translated by computer. So the translation may not reflect the original precisely.
- 2.**** shows the word which can not be translated.
- 3.In the drawings, any words are not translated.

DETAILED DESCRIPTION

[Detailed Description of the Invention]

[0001]

[Field of the Invention] This invention relates to the switching regulator which generates predetermined direct current voltage from the given direct current voltage.

[0002]

[Description of the Prior Art] The switching regulator which generates predetermined direct current voltage from the given direct current voltage is also called a DC to DC converter, and is used in various fields. Hereafter, it explains, referring to a drawing about the existing switching regulator.

[0003] Drawing 5 is the circuit diagram of an example of the existing switching regulator. By driving appropriately the switching elements Q1 and Q2 of a lot, this switching regulator controls the current (coil current IL) which flows through Coil L, and, thereby, is output voltage Vout. It is the configuration held to a fixed value.

[0004] Fundamentally, the switching elements Q1 and Q2 of a lot are driven according to the condition of a flip-flop 101. If a flip-flop 101 is in a set condition, switching elements Q1 and Q2 will be controlled by ON condition and the OFF condition, respectively, and on the other hand, if a flip-flop 101 is in a reset condition, specifically, switching elements Q1 and Q2 will be controlled by an OFF condition and ON condition, respectively.

[0005] The signal (set signal) for changing a flip-flop 101 into a set condition is generated by the oscillator (OSC) 102. On the other hand, the signal (reset signal) for resetting a flip-flop 101 is output voltage Vout. And it is generated based on the coil current IL. Here, a reset signal is generated by the OR of the 1st control signal and the 2nd control signal.

[0006] A comparator 103 is used for the 1st control signal, and it is the coil current IL. Coil current signal Vs to express Coil current IL Minimum value signal Vmin which specifies the minimum value It is obtained by comparing. Specifically, a comparator 103 is the coil current IL. It increases and is the coil current signal Vs. Minimum value signal Vmin If it becomes large, "H" will be outputted as the 1st control signal. In addition, minimum value signal Vmin It is a fixed value. On the other hand, a comparator 104 is used for the 2nd control signal, and it is the above-mentioned coil current signal Vs. Output voltage Vout Command value signal Vcnt generated by being based It is obtained by comparing. Specifically, a comparator 104 is the coil current IL. It increases and is the coil current signal Vs. Command value signal Vcnt If it becomes large, "H" will be outputted as the 2nd control signal.

[0007] The actuation of the switching regulator of the above-mentioned configuration is as follows. First, if a flip-flop 101 will be in a set condition with the set signal given from an oscillator 102, while a switching element Q1 will be controlled by ON condition, a switching element Q2 is controlled by the OFF condition. Thereby, it is the coil current IL. It increases, it follows on it and is output voltage Vout. It goes up. And coil current IL By increasing, it is the

coil current signal V_s . Minimum value signal V_{min} It becomes large and is the coil current signal V_s . Command value signal V_{cnt} If it becomes large, a reset signal will be set to "H" and a flip-flop 101 will be reset.

[0008] If a flip-flop 101 is reset, while a switching element Q1 will be controlled by the OFF condition, a switching element Q2 is controlled by ON condition. Thereby, it is the coil current I_L . It decreases, it follows on it and is output voltage V_{out} . It falls. And it is output voltage V_{out} by repeating the above-mentioned actuation. It is held at a fixed value.

[0009]

[Problem(s) to be Solved by the Invention] It sets in the above-mentioned configuration and is the coil current I_L . Minimum value signal V_{min} which specifies the minimum value It is prepared in order that this switching regulator may enable it to maintain high effectiveness, even if it is a time of the current (load current) which a load requires decreasing. Here, this effectiveness is acquired for the following reasons.

[0010] The period by which the switching element Q1 is controlled by ON condition in the switching regulator of the above-mentioned configuration is the coil current I_L . It increases and the coil current signal V_s is the minimum value signal V_{min} . A flip-flop 101 is not reset until it becomes large. That is, once the turn-on of the switching element Q1 is carried out, it is the coil current I_L . A turn-off is not carried out until it goes up more than constant value. At this time, a coil current becomes a little superfluous to the load current, consequently is output voltage V_{out} . It goes up even to a value [a little] higher than a target electrical potential difference (electrical potential difference which this switching regulator should hold).

[0011] Here, it is output voltage V_{out} . The period which is higher than a target electrical potential difference does not need to pass a coil current. For this reason, this period is controlled so that a switching element Q1 will not be in ON condition. And thereby, a flip-flop 101 will hold a reset condition and suspends the switching operation of switching elements Q1 and Q2. Consequently, the count of switching of switching elements Q1 and Q2 decreases, and that loss decreases. In addition, the gate circuit for preventing the set signal generated with an oscillator 102, in order to carry out this control is prepared, and it is output voltage V_{out} . What is necessary is just to close that gate circuit, when it becomes higher than a target electrical potential difference.

[0012] However, with this method, they are input voltage V_{in} and output voltage V_{out} . When a difference is small, the following problems occur. namely, coil current I_L since a switching element Q1 increases the period of ON condition in proportion to " $V_{in}-V_{out}$ " as known well, if this difference is small -- coil current I_L Minimum value signal V_{min} Since it increases even to a corresponding current value, long time amount is required. If it puts in another way and the above-mentioned difference is small, the period when a switching element Q1 holds ON condition, i.e., the time amount to which the coil current I_L continues flowing, will become long. Consequently, output voltage V_{out} It will go up too much to a target electrical potential difference, and that ripple will also become large.

[0013] The technical problem of this invention is offering the switching regulator which generates the direct current voltage stabilized while maintaining high effectiveness.

[0014]

[Means for Solving the Problem] The switching regulator of this invention has a coil linked to a switch and its switch. It is the configuration that output voltage is held at a fixed value by controlling the above-mentioned switch based on the coil current which flows through the coil. It has a generation means to generate the period by which the above-mentioned switch is controlled

by ON condition, and the minimum value signal with which the level falls with the passage of time, and the period when the above-mentioned coil current is smaller than the above-mentioned minimum value signal and an inhibition means to prevent that the above-mentioned switch is controlled by the OFF condition.

[0015] In the above-mentioned configuration, since the period when a coil current is smaller than a minimum value signal has it prevented that the above-mentioned switch is controlled by the OFF condition, it holds ON condition. Thereby, since the coil current will increase to the current value specified by the minimum value signal at least, output voltage fully rises. Since it becomes unnecessary for the period when output voltage is high enough to supply a coil current to a load, it becomes unnecessary here, to drive the above-mentioned switch. Consequently, the loss in a switch decreases.

[0016] Moreover, as for the above-mentioned minimum value signal, the level falls with the passage of time. Therefore, even if it is the case that the climbing speed of a coil current is slow, a coil current can become larger than the minimum value signal in fixed time amount. For this reason, a switch will be controlled by the OFF condition in fixed time amount, and it is avoided that a coil current continues being supplied to a load. Consequently, it is avoided that output voltage rises beyond the need and that the ripple of output voltage becomes large in connection with it.

[0017]

[Embodiment of the Invention] Hereafter, it explains, referring to a drawing about the operation gestalt of this invention. Drawing 1 is the circuit diagram of the switching regulator of 1 operation gestalt of this invention. The existing switching regulator shown in drawing 5 is used as the base, it is constituted, and this switching regulator is the minimum value signal Vmin. It realizes by adding the minimum value signal generator 1 for generating. in addition, the "minimum value signal Vmin" -- coil current IL It is the value which specifies the minimum value. Here, it is this minimum value signal Vmin. The minimum value specified is the coil current IL. It is used as criteria for judging whether an increment may be stopped or not. For example, coil current IL By preventing generation of a reset signal, if smaller than the minimum value, the set condition of a flip-flop 101 is made to continue, this holds a switching element Q1 in the ON condition, and it is the coil current IL. An increment is made to continue.

[0018] In addition, minimum value signal Vmin It was a fixed value although used for the same purpose also in the existing switching regulator shown in drawing 5 . Minimum value signal Vmin used in this operation gestalt on the other hand It is the adjustable value which changes synchronizing with the condition of a switching element Q1.

[0019] Drawing 2 is the circuit diagram of the minimum value signal generator 1. As for this minimum value signal generator 1, Q output of a flip-flop 101 is given. Here, Q output of a flip-flop 101 is a control signal (the following, Q signal) for driving a switching element Q1.

Therefore, the minimum value signal generator 1 operates synchronous with a switching element Q1. In addition, a switching element Q1 will be controlled by ON condition if a Q signal is "H", and if a Q signal is "L", it will be controlled by the OFF condition.

[0020] It is reversed by the inverter 11 and a Q signal is given to a switch 12. Here, it is for example, a nMOS transistor, a switch 12 will be controlled by ON condition if "H" is given, and if "L" is given, it will be controlled by the OFF condition. Therefore, a switch 12 will be controlled by the OFF condition if a Q signal is "H", and if a Q signal is "L", it will be controlled by ON condition.

[0021] When a switch 12 is in ON condition, a capacitor 13 discharges and the potential of Node

A is held at the fixed value near touch-down level. Low fixed potential will be given by this to the gate of two MOS transistors which constitute current Miller circuit, and a small fixed current will flow through the current Miller circuit. Therefore, most currents generated by the current source 14 will flow through Resistance R. Consequently, predetermined potential is generated by the output terminal by the voltage drop in Resistance R. And the potential generated by this output terminal is the minimum value signal V_{min} . It is outputted by carrying out.

[0022] On the other hand, when a switch 12 is in an OFF condition, a capacitor 13 is charged according to a current source 15, and the potential of Node A rises gradually in connection with it. And the gate potential of two MOS transistors which constitute a current mirror also rises with the rise of the potential of Node A, and the current which flows to a current mirror increases. Therefore, since the current drawn out through current Miller circuit among the currents generated by the current source 14 increases, the current which flows through Resistance R decreases. Consequently, the potential generated by the output terminal falls gradually and becomes Lycium chinense. Namely, minimum value signal V_{min} Level will fall gradually with the passage of time.

[0023] Drawing 3 is drawing explaining actuation of the minimum value signal generator 1. It sets to drawing 3 and is time of day T1. A Q signal shall be "L" before. In this case, it is controlled by the OFF condition and a switching element Q1 is the minimum value signal V_{min} . It is held at fixed level. then, time of day T1 if it sets and a Q signal changes from "L" to "H", a switching element Q1 will be controlled in the ON condition -- having -- moreover, minimum value signal V_{min} The level falls with the passage of time. Here, it is this minimum value signal V_{min} . The rate to which level falls is decided by the current generated by the current source 16, the capacity of a capacitor 13, the resistance of Resistance R, etc.

[0024] time of day T2 if it sets and a Q signal changes from "H" to "L", a switching element Q1 will be again controlled in the OFF condition -- having -- moreover, minimum value signal V_{min} Time of day T1 It returns to former level. Henceforth, this actuation is repeated. Thus, minimum value signal V_{min} The period of an OFF condition is held at level with a fixed switching element Q1, and the period of ON condition serves as a function with which the switching element Q1 falls in connection with the passage of time.

[0025] Next, the whole switching regulator configuration of this operation gestalt is explained. In addition, the explanation is omitted about the circuit part which made reference while referring to drawing 5. A resister network is used for the error amplifier 111, and it is output voltage V_{out} . The foot back signal V_{fb} acquired by pressuring partially, and reference value signal V_{ref} set up beforehand A difference is amplified. The lamp signal generator 112 generates the ramp signal which synchronizes with the switching operation of switching elements Q1 and Q2. Here, a ramp signal is a signal including either [at least] the period (lamp rise) when the level rises linearly, or the period (lamp down) when the level falls linearly, and is used for the purpose of suppressing the oscillation of a feedback system etc. An adder 113 is the command value signal V_{cnt} which should be given to a comparator 104 by adding mutually the output of the error amplifier 111 and the lamp signal generator 112. It is generated. And a comparator 104 is this command value signal V_{cnt} . Coil current I_L Coil current signal V_s to express It compares.

[0026] A comparator 103 is the minimum value signal V_{min} and the above-mentioned coil current signal V_s which were explained while referring to drawing 2 - drawing 3. It compares. And AND circuit 114 generates a reset signal by searching for the OR of the 1st control signal outputted from a comparator 103, and the 2nd control signal outputted from a comparator 104. In addition, a flip-flop 101 is reset when a reset signal is "H." That is, a flip-flop 101 is the coil

current signal V_s . It becomes larger than the minimum value signal V_{min} , and is the coil current signal V_s . Command value signal V_{cnt} It is reset when it becomes large.

[0027] A comparator 115 is the coil current I_L . Detection of a back flow closes AND circuit 116. It is prevented by this that a switching element Q2 is controlled by ON condition, and the above-mentioned back flow stops. In addition, it says substantially that "a back flow of the coil current I_L " flows in the direction in which a coil current goes to switching elements Q1 and Q2 from an output terminal, or that it is equivalent to it.

[0028] Then, actuation of the switching regulator of this operation gestalt is explained.

Fundamentally, actuation of the switching regulator of this operation gestalt is the same as the existing thing explained while referring to drawing 5. That is, the switching regulator of this operation gestalt is the set signal and the coil current I_L which are generated with an oscillator 102. According to the reset signal generated by being based, switching elements Q1 and Q2 are controlled, and it is output voltage V_{out} by the control. It holds to a fixed value. However, at the existing switching regulator shown in drawing 5, it is the minimum value signal V_{min} . At this operation gestalt, it is the minimum value signal V_{min} to having been a fixed value. It changes synchronizing with the condition of a switching element Q1. Therefore, below, actuation of this operation gestalt is explained, comparing with the existing switching regulator shown in drawing 5 focusing on this point.

[0029] Drawing 4 (a) It is drawing explaining the actuation of the existing switching regulator shown in drawing 5. Here, it is time of day T1. A Q signal shall be "L" before. In this case, time of day T1 Before, a switching element Q1 is in an OFF condition, and it is the coil current I_L . While decreasing, it is output voltage V_{out} . It falls. And output voltage V_{out} Time of day T1 after being less than desired value If it sets and a set signal is given to the set terminal of a flip-flop 101, a Q signal will change from "L" to "H." At this time, a switching element Q1 is controlled by change of this Q signal by ON condition, and it is the coil current I_L henceforth. It increases linearly. Here, the increment rate of the coil current I_L is input voltage V_{in} and output voltage V_{out} as known well. It is proportional to a difference ($V_{in}-V_{out}$). Therefore, when it carries out that input voltage V_{in} declines etc. and the above-mentioned difference becomes small, it is drawing 4 (a). It is the coil current I_L so that it may be shown. Minimum value signal V_{min} Long time amount is taken to increase even to a corresponding current value. The period I_L when a switching element Q1 will hold ON condition if it puts in another way and the above-mentioned difference is small, i.e., a coil current, The time amount which it continues supplying to a load becomes long. Thereby, output voltage V_{out} will rise too much to a target electrical potential difference, and will become large [the ripple].

[0030] Drawing 4 (b) It is drawing explaining actuation of the switching regulator of this operation gestalt. this operation gestalt -- setting -- time of day T1 if it sets and a Q signal changes from "L" to "H", a switching element Q1 will be controlled by ON condition -- henceforth -- coil current I_L It increases linearly. This point is drawing 4 (a). It is the same as the shown actuation of the existing switching regulator. However, the period when the switching element Q1 is controlled by this operation gestalt by ON condition is the minimum value signal V_{min} . Level falls with the passage of time. Therefore, drawing 4 (b) It is Coil I_L so that it may be shown. Even if an increment rate is slow, it is the coil current I_L . Before long time amount passes, it is the minimum value signal V_{min} . A corresponding current value will be reached. In this example, it sets at time of day T2, and is the coil current I_L . Minimum value signal V_{min} It is larger than a corresponding current value.

[0031] Coil current I_L Minimum value signal V_{min} If it becomes larger than a corresponding

current value, the 1st control signal which is the output of a comparator 103 will be henceforth set to "H." Therefore, time of day T2 If the 2nd control signal which is the output of a comparator 104 is set to "H" henceforth, it will be in the condition that a flip-flop 101 is reset by that. And at this example, it is time-of-day T3. It sets and is the coil current signal Vs. Command value signal Vcnt It becomes large and, thereby, the flip-flop 101 is reset.

[0032] if a flip-flop 101 is reset, while a Q signal will change from "H" to "L" and a switching element Q1 will be controlled by this by the OFF condition -- minimum value signal Vmin Time of day T1 It returns to former level. Here, if a switching element Q1 is controlled by the OFF condition, it is the coil current IL. While decreasing, it is output voltage Vout. It falls. And output voltage Vout If a set signal is given to the set terminal of a flip-flop 101 in time-of-day T four after being less than desired value, a Q signal will change from "L" to "H." Then, time-of-day T four Henceforth, they are time of day T1 - time-of-day T four. The actuation which can be set is repeated.

[0033] Thus, it is avoided and it is the coil current IL for a switching element Q1 to continue beyond fixed time amount, and to hold ON condition in this operation gestalt. Continuing flowing beyond the need is avoided. Thereby, it is output voltage Vout. Going up too much to a target electrical potential difference is avoided, and the ripple of output voltage does not become large, either.

[0034] In addition, since the switching regulator of the above-mentioned configuration is not the configuration which changes the circuit unit which should be used according to the load current, a suitable load regulation property is acquired. Moreover, it is the minimum value signal Vmin to the period when the switching element Q1 is controlled by the above-mentioned example by ON condition. Although level showed the configuration which falls with the passage of time, the same effectiveness can also be acquired according to other gestalten. For example, input voltage Vin and output voltage Vout It is based on a difference and is the minimum value signal Vmin. You may make it set up level. In this case, when the above-mentioned difference is small, it is the minimum value signal Vmin. What is necessary is just to make level low.

[0035] Furthermore, in the above-mentioned example, although the switching regulator of a pressure-lowering mold is taken up, it is applicable also to the switching regulator of a pressure-up mold.

[0036]

[Effect of the Invention] According to this invention, in the switching regulator which can maintain high effectiveness also to the small load current, the small stable direct current voltage of a ripple is generable.

CLAIMS

[Claim(s)]

[Claim 1] It is the switching regulator by which output voltage is held at a fixed value by controlling the above-mentioned switch based on the coil current which has a coil linked to a switch and its switch, and flows through the coil. The period by which the above-mentioned switch is controlled by ON condition, and a generation means to generate the minimum value signal with which the level falls with the passage of time, The switching regulator which has the period when the above-mentioned coil current is smaller than the above-mentioned minimum value signal, and an inhibition means to prevent that the above-mentioned switch is controlled by the OFF condition.

[Claim 2] It is the switching regulator by which output voltage is held at a fixed value by controlling the above-mentioned switch based on the coil current which has a coil linked to a switch and its switch, and flows through the coil. The latch circuit which outputs the signal for controlling the above-mentioned switch in the ON condition in a set condition, and outputs the signal for controlling the above-mentioned switch in the OFF condition in a reset condition, The oscillator which generates the periodic signal for changing the above-mentioned latch circuit into a set condition, 1st generation means by which the period by which the period by which the above-mentioned switch is controlled by the OFF condition is fixed level, and the above-mentioned switch is controlled by ON condition generates the 1st threshold signal with which the level falls with the passage of time, The switching regulator which has the reset circuit which generates the 2nd generation means which generates the 2nd threshold signal based on output voltage, and the signal for resetting the above-mentioned latch circuit when the above-mentioned coil current becomes larger than the above 1st and the 2nd threshold signal.

[Claim 3] It is the switching regulator by which output voltage is held at a fixed value by controlling the above-mentioned switch based on the coil current which has a coil linked to a switch and its switch, and flows through the coil. The period by which the above-mentioned switch is controlled by ON condition, and a generation means to generate a minimum value signal based on the difference of an input signal and an output signal, The switching regulator which has the period when the above-mentioned coil current is smaller than the above-mentioned minimum value signal, and an inhibition means to prevent that the above-mentioned switch is controlled by the OFF condition.